

Polytech Ge Sous Traitance - Feature #11853

[A SUPPRIMER]Réaliser une carte électronique simulant un circuit du 1er ordre avec 2 intégrateurs

PARTIE 2

11/15/2019 11:47 AM - Antoine Belin

Status: Closed	Start date:
Priority: Normal	Due date:
Assignee:	% Done: 0%
Category:	Estimated time: 8.00 hours
Target version:	
Description	

History

#1 - 11/15/2019 11:48 AM - Antoine Belin

- Tracker changed from Bug to Feature
- Estimated time set to 8.00

#2 - 12/06/2019 01:33 PM - Laura MONTES

- Subject changed from Réaliser une carte électronique simulant un circuit du 1er ordre avec 2 intégrateurs PARTIE 2 to [A SUPPRIMER]Réaliser une carte électronique simulant un circuit du 1er ordre avec 2 intégrateurs PARTIE 2

#3 - 12/06/2019 01:34 PM - Antoine Belin

- Status changed from New to Closed